

DIALOG(R)File 347:JAPIO

(c) 2002 JPO & JAPIO. All rts. reserv.

02113414    \*\*Image available\*\*

MANUFACTURE OF CRYSTALLINE SEMICONDUCTOR THIN FILM

PUB. NO.:        **62-030314** [JP 62030314 A]

PUBLISHED:      February 09, 1987 (19870209)

INVENTOR(s):    SAMEJIMA TOSHIYUKI

SEKIYA MITSUNOBU

USUI SETSUO

APPLICANT(s):   SONY CORP [000218] (A Japanese Company or Corporation), JP  
(Japan)

APPL. NO.:       60-168856 [JP 85168856]

FILED:           July 31, 1985 (19850731)

INTL CLASS:      [4] H01L-021/20; H01L-021/263

JAPIO CLASS:     42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD:R002 (LASERS); R004 (PLASMA); R096 (ELECTRONIC MATERIALS  
--Glass Conductors)

JOURNAL:Section: E, Section No. 521, Vol. 11, No. 209, Pg. 30, July  
07, 1987 (19870707)

#### ABSTRACT

**PURPOSE:** To obtain a crystalline semiconductor thin film of excellent quality which is crystallized uniformly and has a smooth surface, by a method wherein a thermal strain caused on the occasion of crystallization of a semiconductor thin film is relaxed effectively by a nitride silicon film.

**CONSTITUTION:** An  $\text{Si}(\text{sub } 3)\text{N}(\text{sub } 4)$  film (nitride silicon film) 2 having a film thickness of 600 angstroms is formed on a glass substrate 1, for instance, at a substrate temperature of 260 deg.C, for instance, by a plasma CVD method, and then an a-Si:H film (hydrogenated amorphous Si film) 3 is formed thereon. Next, a laser beam 4 of wavelength 308nm and pulse width 35ns generated by an XeCl excimer laser is applied to the a-Si:H film 3 to heat same, and thereby it is crystallized at a normal temperature and formed into a polycrystalline Si film 5. The polycrystalline Si film 5 thus obtained is a film of excellent quality which is crystallized uniformly by a laser energy in the range of 150-250mJ/cm(sup 2) and has an excellently smooth surface.

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2002 EPO. All rts. reserv.

5920200

Basic Patent (No,Kind,Date): JP 62030314 A2 870209 <No. of Patents: 002>

MANUFACTURE OF CRYSTALLINE SEMICONDUCTOR THIN FILM (English)

Patent Assignee: SONY CORP

Author (Inventor): SAMEJIMA TOSHIYUKI; SEKIYA MITSUNOBU; USUI SETSUO

IPC: \*H01L-021/20; H01L-021/263

Derwent WPI Acc No: \*C 87-076592;

JAPIO Reference No: \*110209E000030;

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
<b>JP 62030314</b>	A2	870209	JP 85168856	A	850731	(BASIC)
JP 2534980	B2	960918	JP 85168856	A	850731	

Priority Data (No,Kind,Date):

JP 85168856 A 850731

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-30314

⑬ Int. Cl.<sup>4</sup>

H 01 L 21/20  
21/263

識別記号

庁内整理番号

7739-5F

⑭ 公開 昭和62年(1987)2月9日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 結晶性半導体薄膜の製造方法

⑯ 特 願 昭60-168856

⑰ 出 願 昭60(1985)7月31日

⑱ 発 明 者	蚊 島	俊 之	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑱ 発 明 者	関 谷	光 信	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑱ 発 明 者	碓 井	節 夫	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑲ 出 願 人	ソニー株式会社			東京都品川区北品川6丁目7番35号
⑳ 代 理 人	弁理士 土屋 勝			

明 細 書

1. 発明の名称

結晶性半導体薄膜の製造方法

2. 特許請求の範囲

絶縁性基板上に窒化シリコン膜を介して半導体薄膜を形成し、次いでこの半導体薄膜にエネルギービームを照射することにより上記半導体薄膜を結晶化させるようにした結晶性半導体薄膜の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は結晶性半導体薄膜の製造方法に関するものであって、絶縁性基板上に多結晶Si膜を形成するのに用いて最適なものである。

(発明の概要)

本発明は、結晶性半導体薄膜の製造方法におい

て、絶縁性基板上に窒化シリコン膜を介して半導体薄膜を形成し、この半導体薄膜にエネルギービームを照射することにより結晶化させるようにすることによって、結晶化の際に生ずるひずみを窒化シリコン膜により緩和し、これにより膜質の良好な結晶性半導体薄膜を製造することができるようにしたものである。

(従来の技術)

従来、ガラス等の絶縁体基板上に例えばアモルファスSi膜を形成し、このアモルファスSi膜をレーザービーム等のエネルギービームにより加熱して結晶化させる技術が知られている。

(発明が解決しようとする問題点)

しかしながら、Si膜と基板との熱膨張係数や熱伝導度が違うため、ビーム加熱による結晶化の際にSi膜にひずみや応力が生じて膜質の良好な結晶性Si膜を得るのが難しいという問題がある。特にパルスレーザー等による短時間加熱によって結晶

化を行う場合は、温度勾配が非常に大きくなる結果熱的ひずみが大きくなり、このため膜質の良好な結晶性Si膜を得るのが困難である。

本発明は、従来技術が有する上述のような欠点を是正した結晶性半導体薄膜の製造方法を提供することを目的とする。

#### (問題点を解決するための手段)

本発明に係る結晶性半導体薄膜の製造方法は、絶縁性基板（例えばガラス基板1）上に窒化シリコン膜（例えばプラズマCVD法により形成された $\text{Si}_3\text{N}_4$ 膜2）を介して半導体薄膜（例えば $\alpha$ -Si:H膜3）を形成し、次いでこの半導体薄膜にエネルギービーム（例えばXeClエキシマーレーザーによるレーザービーム4）を照射することにより上記半導体薄膜を結晶化させるようにしている。

#### (作用)

このようにすることによって、結晶化の際に半

このようにして得られた多結晶Si膜5は、レーザーエネルギー150-250 mJ/cm<sup>2</sup>の範囲で特に均一に結晶化が行われしかも表面の平滑性が良好な良質の膜であった。一方、比較のために $\text{Si}_3\text{N}_4$ 膜2を形成しないで上述と同様にして結晶化を行った場合は、レーザービーム照射によって表面の荒れが大きくなり、ビーム照射領域全体を均一に結晶化することはできなかった。

上述のように良質の多結晶Si膜5が得られる原因は次のように考えられる。すなわち、ガラス基板1と $\alpha$ -Si:H膜3との間に形成した $\text{Si}_3\text{N}_4$ 膜2の熱膨張係数及び熱伝導率はSiに近いので、レーザービーム4による加熱の際に $\alpha$ -Si:H膜3に生ずる熱的なひずみがこの $\text{Si}_3\text{N}_4$ 膜2によって効果的に緩和されるためであると考えられる。

このように、上述の第1実施例によれば、ガラス基板1上に $\text{Si}_3\text{N}_4$ 膜2を介して $\alpha$ -Si:H膜3を形成し、次いでこの $\alpha$ -Si:H膜3にレーザービーム4を照射して加熱することにより結晶化を行っているの、結晶化の際の熱的ひずみが緩和

半導体薄膜に生ずるひずみを窒化シリコン膜により効果的に緩和することができる。

#### (実施例)

以下本発明の実施例につき図面を参照しながら説明する。

まず本発明を多結晶Si膜の製造に適用した第1実施例につき説明する。

第1A図に示すように、まず例えばガラス基板1上にプラズマCVD法により例えば基板温度260℃で膜厚600Åの $\text{Si}_3\text{N}_4$ 膜（窒化シリコン膜）2を形成し、次いでこの $\text{Si}_3\text{N}_4$ 膜2上に同じくプラズマCVD法により例えば膜厚1000Åの $\alpha$ -Si:H膜（水素化アモルファスSi膜）3を形成する。

次にXeClエキシマーレーザーによる波長308nm、パルス幅35nsのレーザービーム4を $\alpha$ -Si:H膜3に照射して加熱することにより常温で結晶化を行って、第1B図に示すように多結晶Si膜5を形成する。

され、従って均一に結晶化が行われしかも表面の平滑性が良好な良質の多結晶Si膜5を容易に得ることができる。のみならずプラズマCVD法により低温で形成した上記 $\text{Si}_3\text{N}_4$ 膜2中には多量の水素（約10原子%）が含まれているため結晶化の際にこの $\text{Si}_3\text{N}_4$ 膜2中の水素が多結晶Si膜中に拡散し、この結果この水素によって結晶欠陥を減少させることができる。従って結晶欠陥が少ないという意味においても良質の多結晶Si膜5を得ることができる。

次に本発明を多結晶SiTFTの製造に適用した第2実施例につき説明する。

まず第1A図及び第1B図に示すと同様にしてガラス基板1上に膜厚600Åの $\text{Si}_3\text{N}_4$ 膜2及び膜厚1000Åの $\alpha$ -Si:H膜3を順次形成し、次いでXeClエキシマーレーザーによるレーザービーム4をエネルギー185 mJ/cm<sup>2</sup>でこの $\alpha$ -Si:H膜3に照射して結晶化を行うことにより多結晶Si膜5を形成する。

次に第2A図に示すように、この多結晶Si膜5

に膜厚200Åの $\text{Si}_3\text{N}_4$ 膜6、膜厚1500Åの $\text{SiO}_2$ 膜7及び膜厚6000Åの所定形状を有する $\text{Mo}$ 膜から成るゲート電極8を形成する。なお上記 $\text{Si}_3\text{N}_4$ 膜6及び $\text{SiO}_2$ 膜7によりゲート絶縁膜が構成される。この後、このゲート電極8をマスクとして $\text{P}^+$ を例えばエネルギー130KeV、ドーズ量 $10^{13}\text{cm}^{-2}$ の条件で $\text{SiO}_2$ 膜7及び $\text{Si}_3\text{N}_4$ 膜6を介して多結晶 $\text{Si}$ 膜5中にイオン注入し、次いで常温で $\text{XeCl}$ エキシマレーザーによるレーザービーム（図示せず）を照射して加熱することにより上記 $\text{P}$ の活性化を行って、第2A図に示すように $\text{n}^+$ 層から成るソース領域9及びドレイン領域10を形成する。

次に第2B図に示すように、 $\text{SiO}_2$ 膜7及び $\text{Si}_3\text{N}_4$ 膜6の所定部分をエッチング除去して開口11、12を形成した後、これらの開口11、12を通じて $\text{Al}$ から成る電極13、14を形成して、目的とする $\text{n}$ チャネルの多結晶 $\text{SiTFET}$ を完成させる。

このようにして製造された多結晶 $\text{SiTFET}$ の特

性を測定した所、電子移動度は $96\text{cm}^2/\text{Vs}$ と極めて高く、またオン/オフ比も第3図に示すように従来（破線で示す曲線）は $10^3$ 程度であったのに対し約 $10^5$ 程度と2桁高い優れた特性が得られていることがわかる。このような優れた特性が得られるのは、第1実施例で述べたように $\text{Si}_3\text{N}_4$ 膜2によって結晶化の際の熱的ひずみが緩和されたことと、プラズマ $\text{CVD}$ 法により低温で形成した上記 $\text{Si}_3\text{N}_4$ 膜2中の水素が結晶化の際に多結晶 $\text{Si}$ 膜中に拡散して結晶欠陥が減少したこととによるものと考えられる。

このように、上述の第2実施例によれば、 $\text{Si}_3\text{N}_4$ 膜2を介してガラス基板1上に形成した $\text{a-Si:H}$ 膜3を結晶化させることにより得られた膜質の良好な多結晶 $\text{Si}$ 膜5を用いて、特性の優れた多結晶 $\text{SiTFET}$ を製造することができる。

以上本発明の実施例につき説明したが、本発明は上述の2つの実施例に限定されるものではなく、本発明の技術的思想に基づく各種の変形が可能である。例えば、上述の2つの実施例においては

$\text{Si}_3\text{N}_4$ 膜2の膜厚を600Åに選定したが、必要に応じてこれと異なる膜厚に選定することも可能である。しかし、結晶化の際の熱的ひずみを効果的に緩和するためには100Å以上の膜厚であることが好ましい。またこの $\text{Si}_3\text{N}_4$ 膜2を形成する方法としては、上述の2つの実施例で用いたプラズマ $\text{CVD}$ 法の他に $\text{LP-CVD}$ 法、スパッタリング法等を用いることも可能である。

さらにまた、上述の2つの実施例においては、加熱源として $\text{XeCl}$ エキシマレーザーによるレーザービーム4を用いたが、必要に応じて $\text{KrF}$ エキシマレーザーや $\text{Ar}$ レーザー、さらには電子ビーム、イオンビーム等の各種エネルギービームを用いることが可能である。同様に、ガラス基板1の代わりに石英基板その他の絶縁性基板を用いることが可能である。

また上述の2つの実施例においては、半導体薄膜として $\text{a-Si:H}$ 膜3を形成したが、この $\text{a-Si:H}$ 膜3の代わりに多結晶 $\text{Si}$ 膜を形成した後、これを上述の2つの実施例と同様にして再結晶化

させることも可能である。

なお上述の2つの実施例においては、本発明を多結晶 $\text{Si}$ 膜5の製造に適用した場合につき説明したが、 $\text{Si}$ 以外の各種半導体の結晶性薄膜の製造にも本発明を適用することが可能である。

#### 〔発明の効果〕

本発明に係る結晶性半導体薄膜の製造方法によれば、半導体薄膜の結晶化の際に生ずる熱的ひずみを窒化シリコン膜によって効果的に緩和することができ、従って結晶化が均一に行われしかも表面の平滑性が良好な良質の結晶性半導体薄膜を製造することができる。

#### 4. 図面の簡単な説明

第1A図及び第1B図は本発明を多結晶 $\text{Si}$ 膜の製造に適用した第1実施例を工程順に示す断面図、第2A図及び第2B図は本発明を多結晶 $\text{SiTFET}$ の製造に適用した第2実施例を工程順に示す断面図、第3図は第2実施例により製造された多結晶

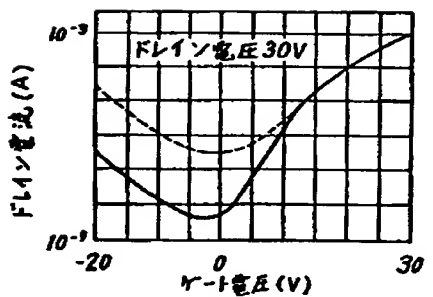
SITFTのドレイン電流-ゲート電圧特性の一例  
を示すグラフである。

なお図面に用いた符号において、

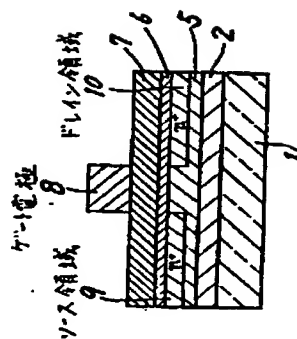
- 1 ..... ガラス基板
- 2 .....  $\text{Si}_3\text{N}_4$  膜
- 3 ..... a-Si:H 膜
- 4 ..... レーザービーム
- 5 ..... 多結晶Si膜
- 8 ..... ゲート電極
- 9 ..... ソース領域
- 10 ..... ドレイン領域

である。

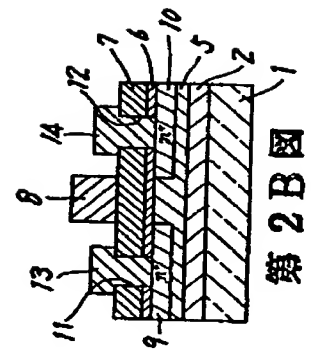
代理人 土屋 勝



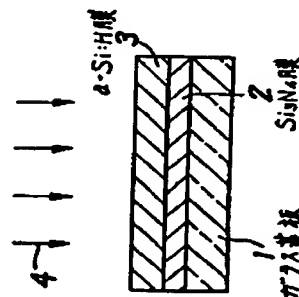
第3図



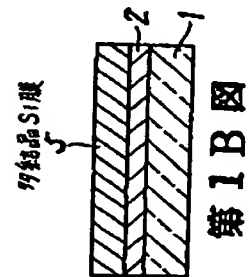
第2A図  
多結晶SITFTの製造方法



第2B図



第1A図  
多結晶Si膜の製造方法



第1B図